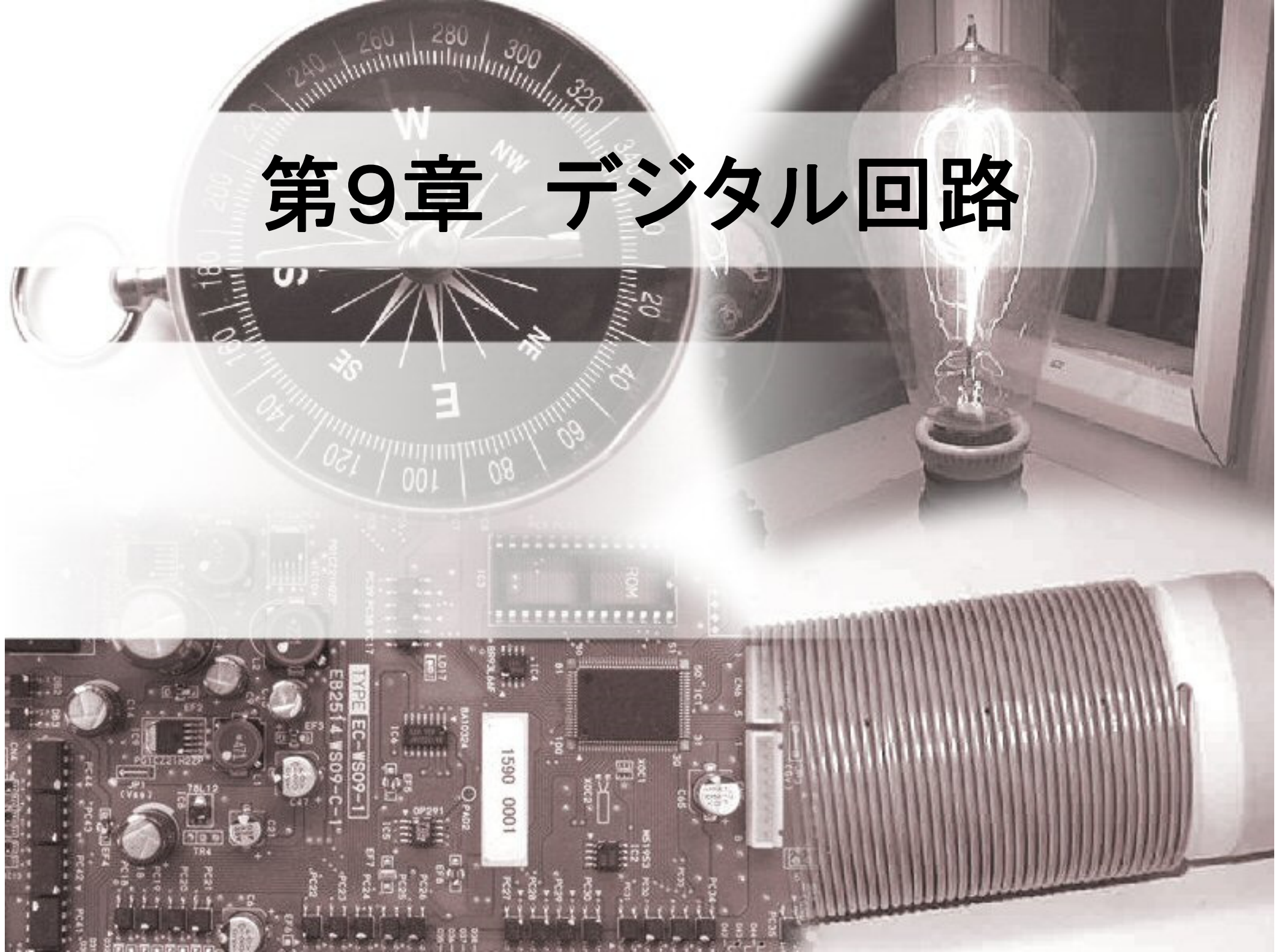


第9章 デジタル回路



デジタル回路

パルス回路 (Pulse Circuit)

パルス波形は広い意味で正弦波以外の波形で、一定間隔ごとに同一波形を繰り返す周期的なものをさす。最も基本的な波形が矩形パルス波である。このような波形を発生したり変形したり、または応用する回路をさす。

微分回路、積分回路、(単安定、双安定)マルチバイブレータ回路、同期回路、クリッパ、リミッタ回路、ゲート回路、トリガ回路、他

論理回路 (Logical Circuit)、論理演算 (Logical Operation)

デジタル回路では“0”または“1”という値だけなので、数や文字記号の間の関係を論理的に求める論理代数とは相性がよい。この論理演算を実行するための回路を論理回路という。

OR回路、AND回路、NOT回路、NAND回路、NOR回路、他

順序回路 (Logical Circuit)、論理演算 (Logical Operation)

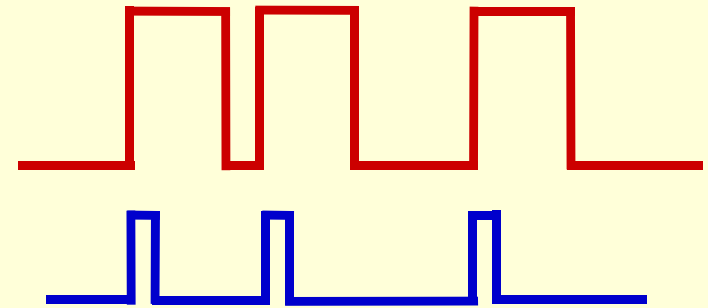
論理回路は記憶能力を持たないので、入力値によって出力が決定するが、順序回路は論理回路と異なって記憶能力を持ち、回路の状態と入力の双方の要素で出力が決定される。

フリップフロップ、カウンタ、シフトレジスタ、ROM、RAM、他

パルス回路

パルスは計測周期を決めるトリガや、マイコンの動作クロックなど様々な回路の基本動作を決める重要な回路である。

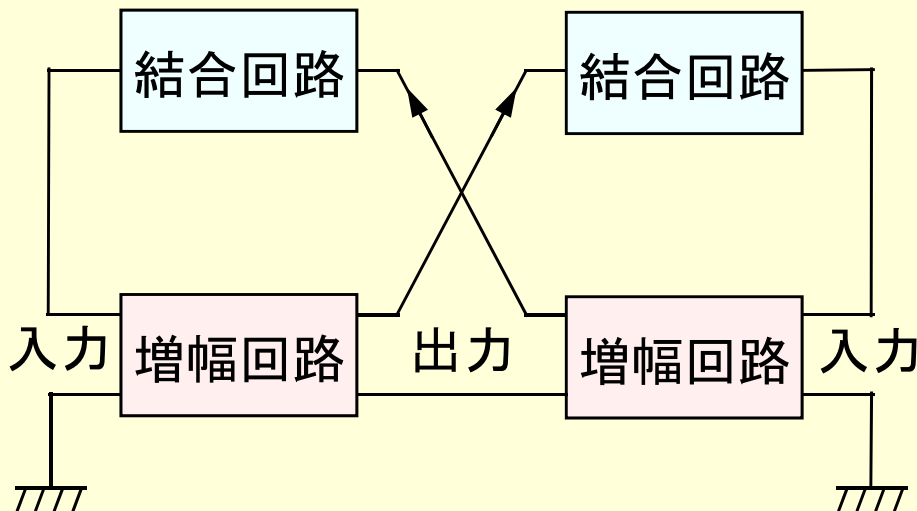
実験計測では、図のようなファンクションジェネレータを用いてパルスの発生を行う。



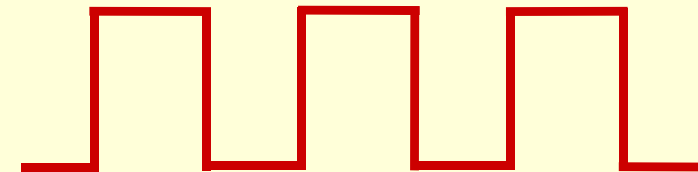
マルチバイブレータ

回路の動作原理

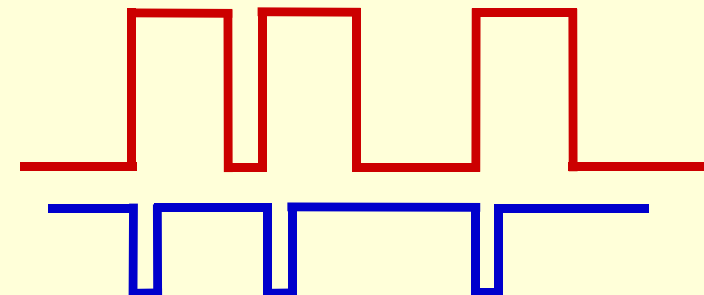
マルチバイブレータは二段の増幅回路を結合回路によって正帰還を施した回路で、自走型の非安定、トリガによる単発パルス発生、ONトリガとOFFトリガを要する双安定型の3種がある。



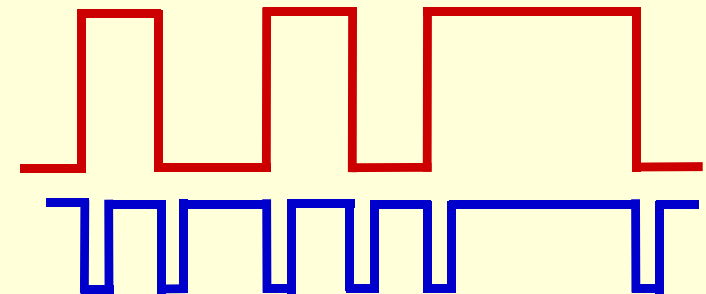
出力波形



自走型の出力波形



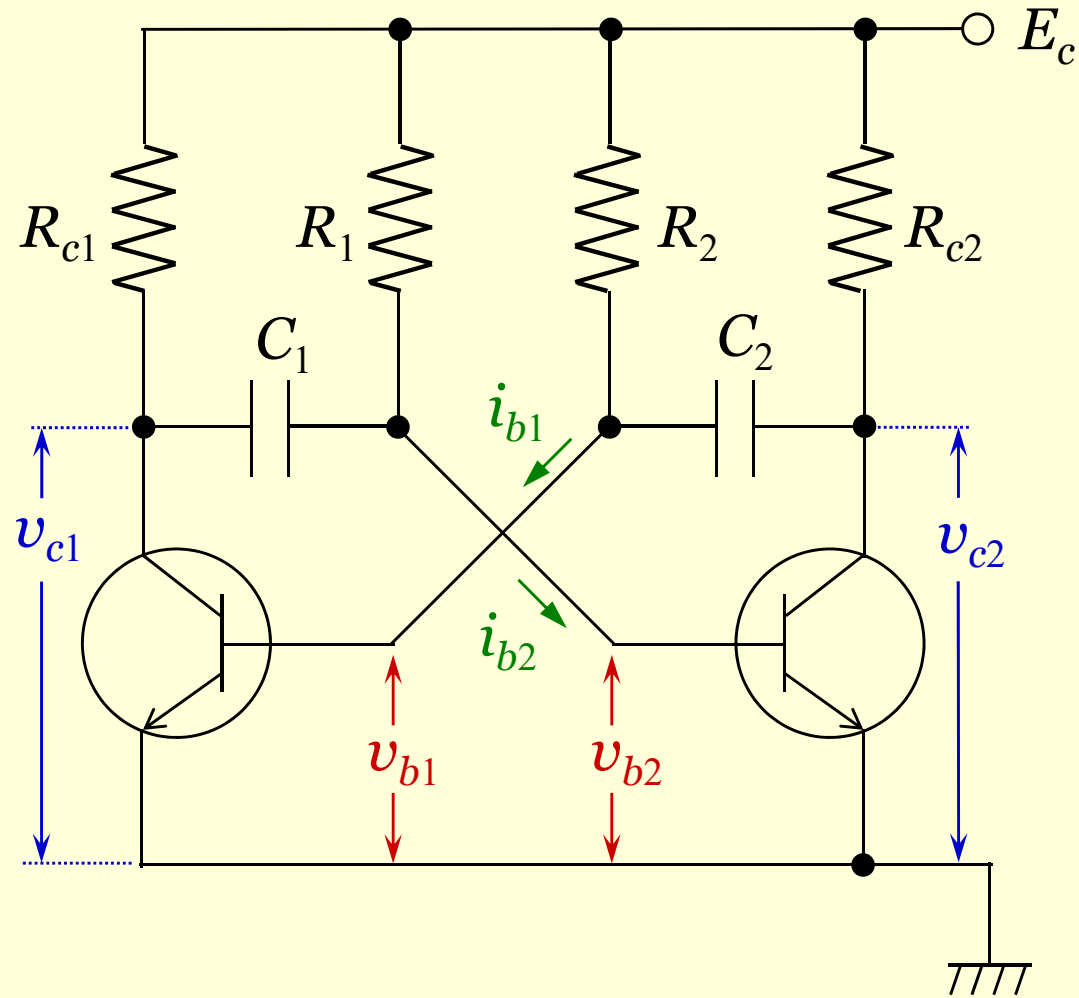
単安定型の出力波形とトリガパルス



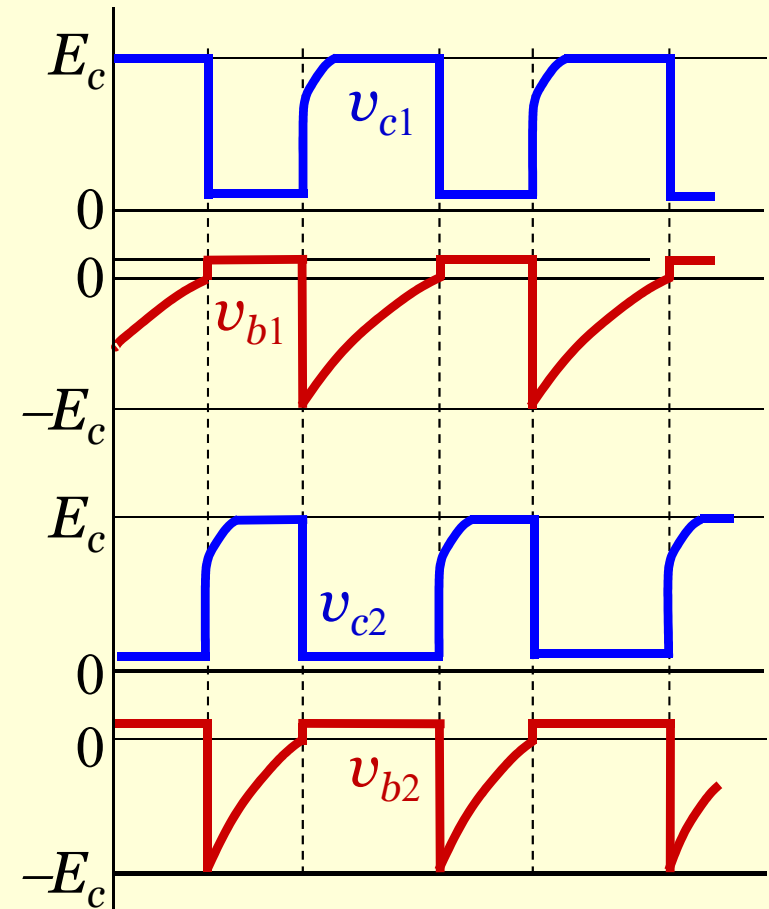
双安定型の出力波形とトリガパルス

自走形非安定マルチバイブレータ

回路図

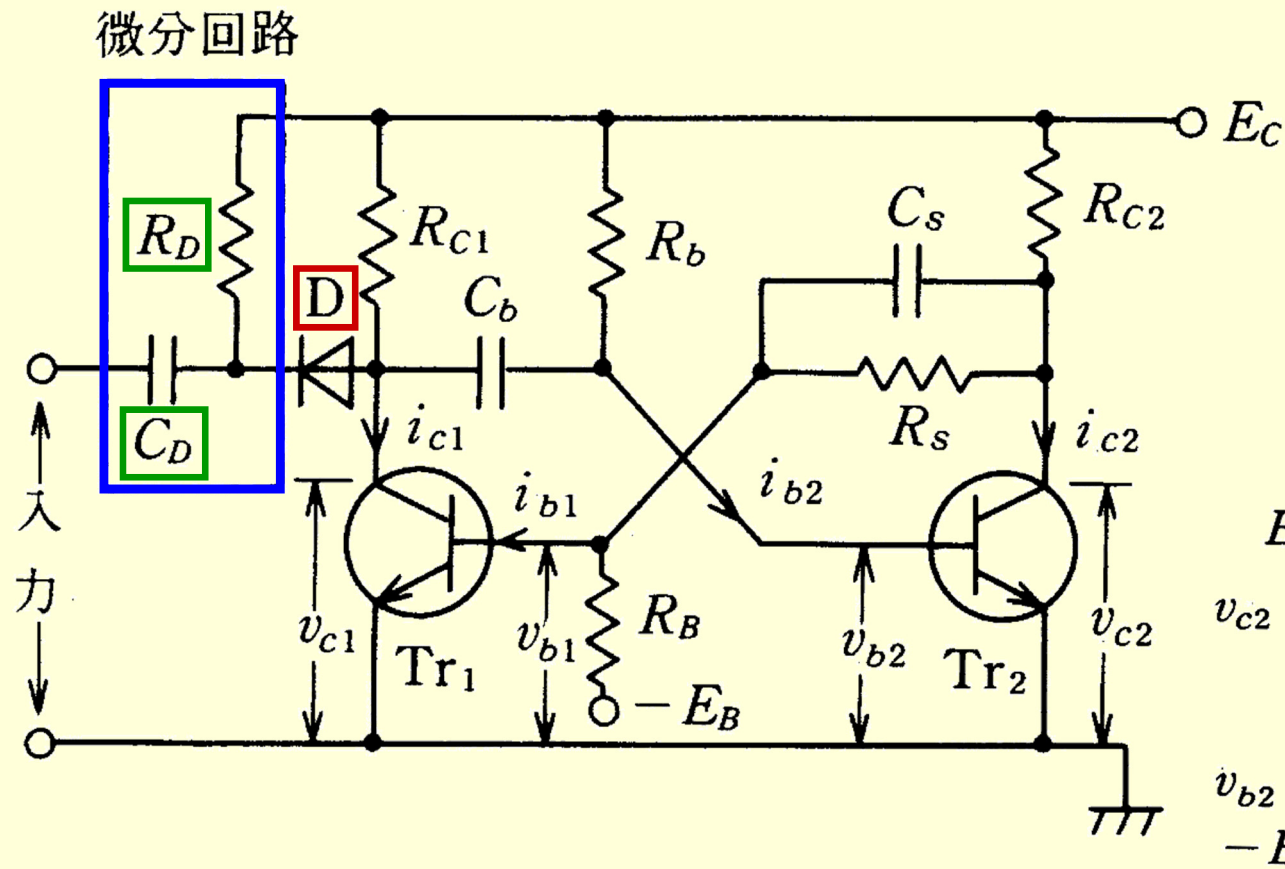


各点での出力波形



実用形単安定マルチバイブレータ

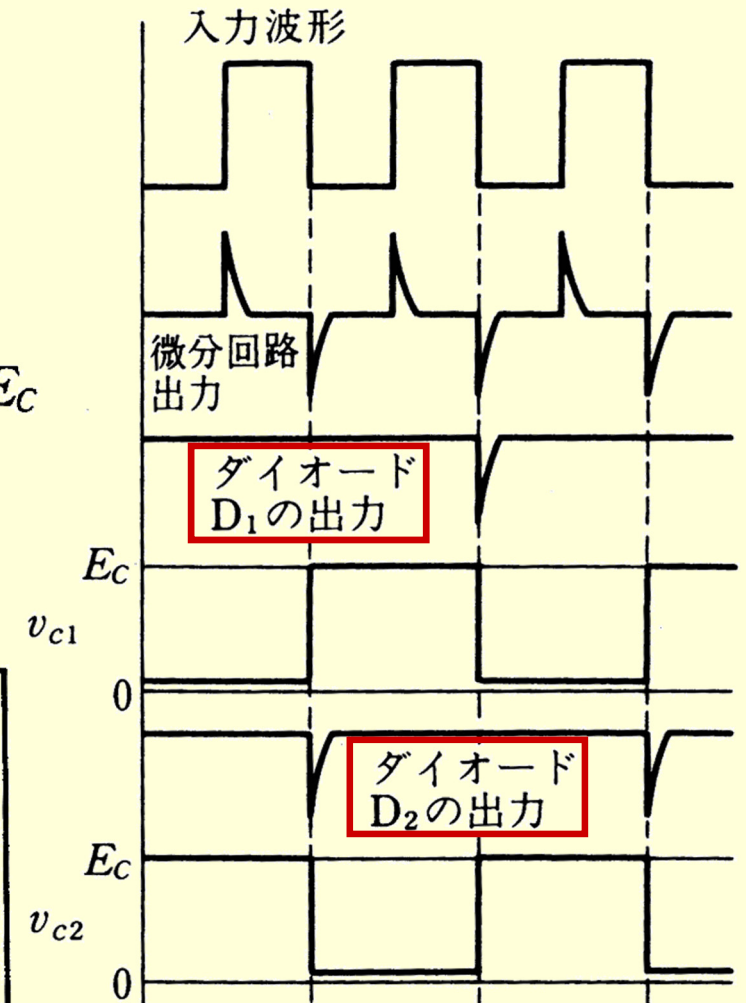
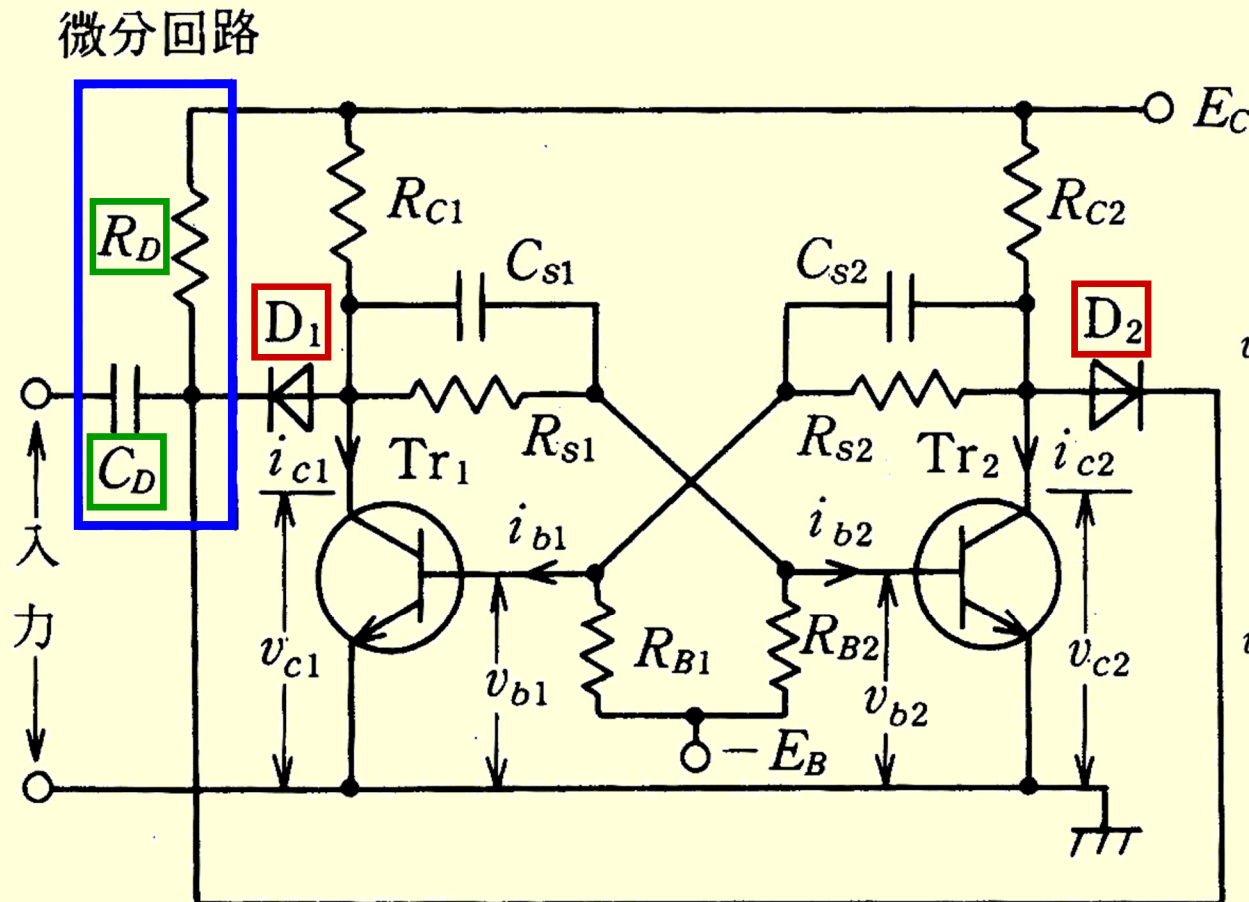
R_D と C_D による微分回路とダイオードDを用いた
入力トリガ発生回路もつマルチバイブレータ



実用形双安定マルチバイブレータ

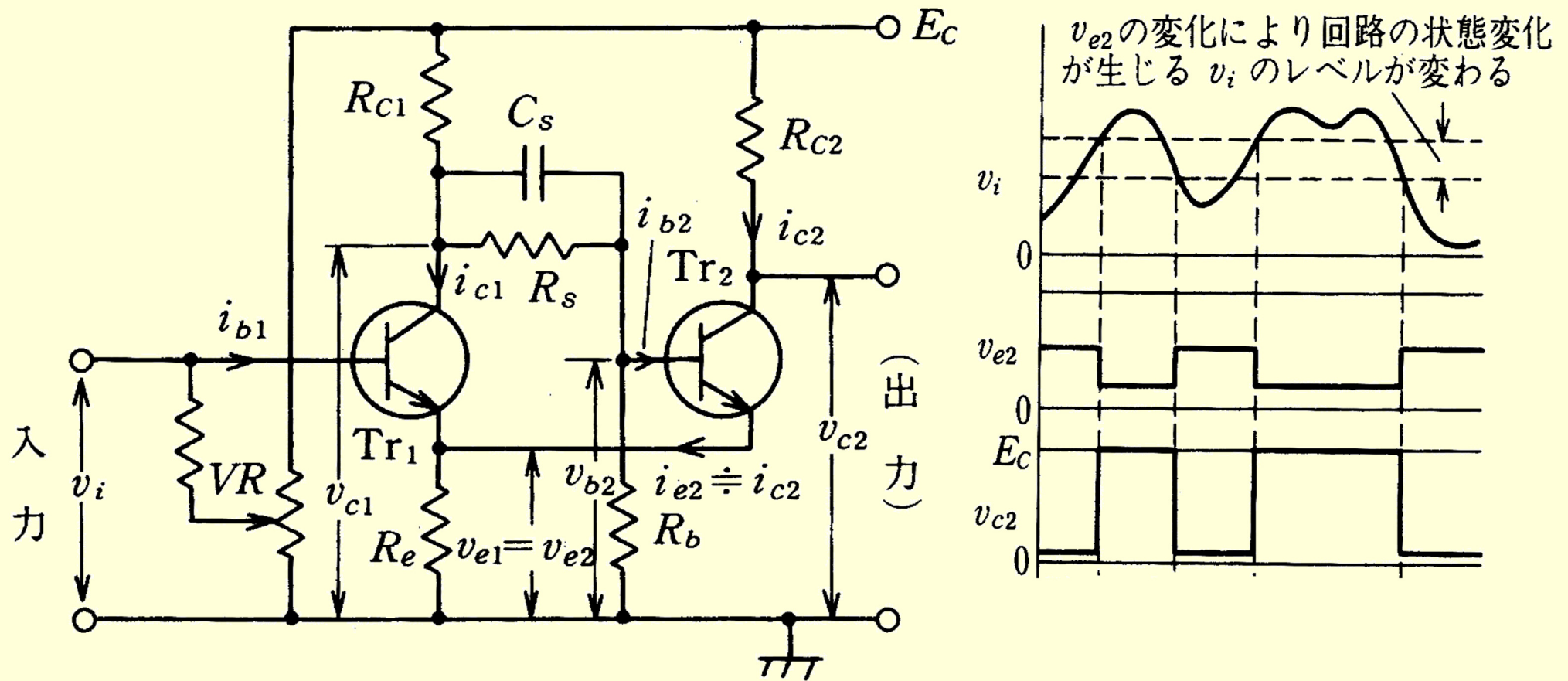
フリップフロップ回路

R_D と C_D による微分回路とダイオード D_1 および D_2 を用いた入力トリガ発生回路をもつ実用形マルチバイブレータ

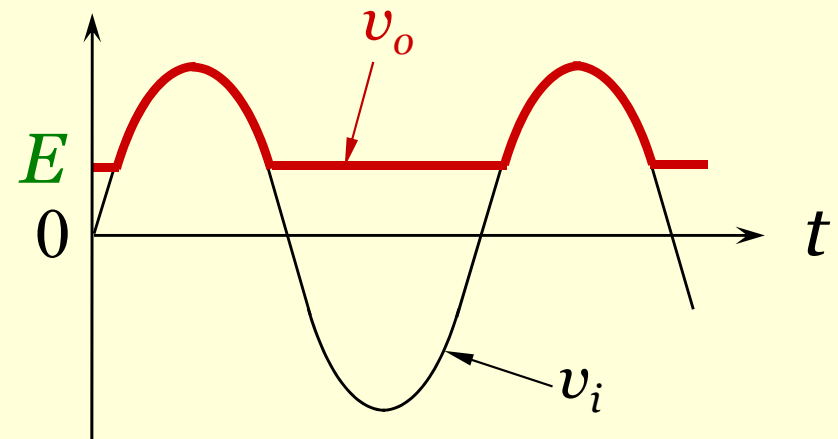
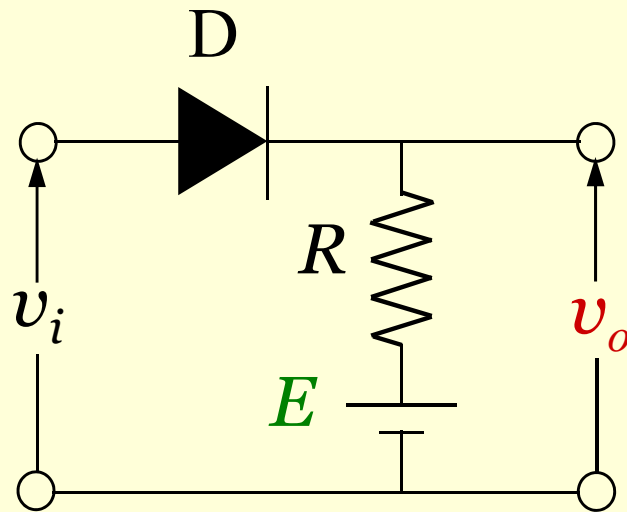


シュミットトリガ回路

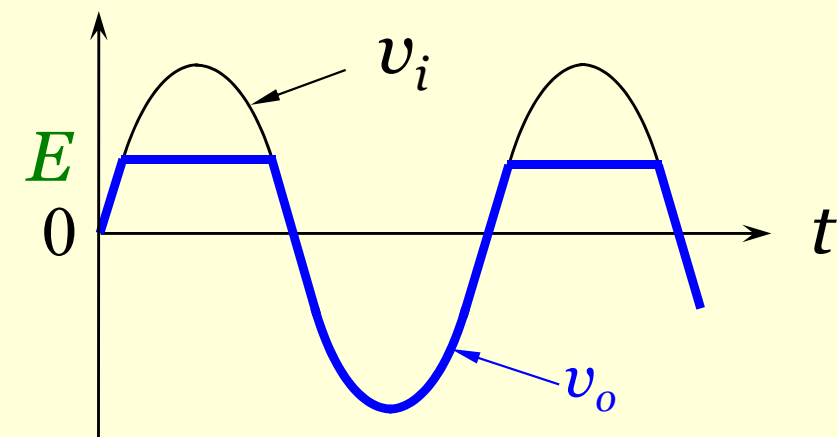
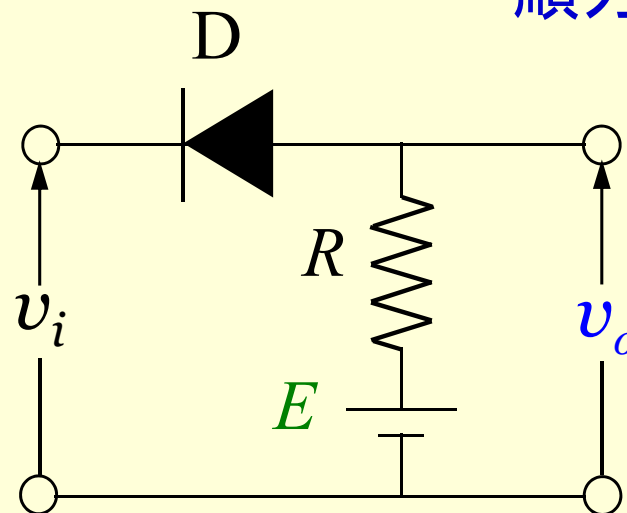
入力信号の上の電圧レベルと横切った点をONトリガ点とし、これに続く下の電圧レベルと横切った点をOFFトリガ点として、その間にパルスを作り出す回路で、**双安定マルチバイブレータ(フリップフロップ)の変形**。



波形整形回路(ダイオードクリッパ)

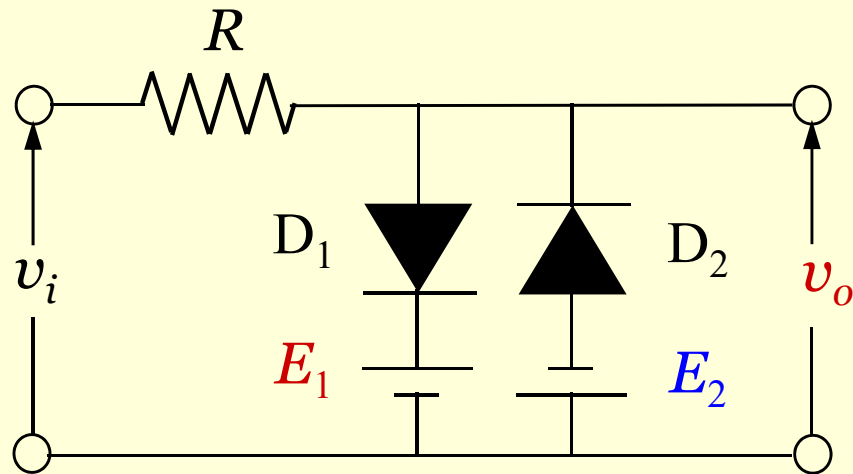


順方向クリッパ

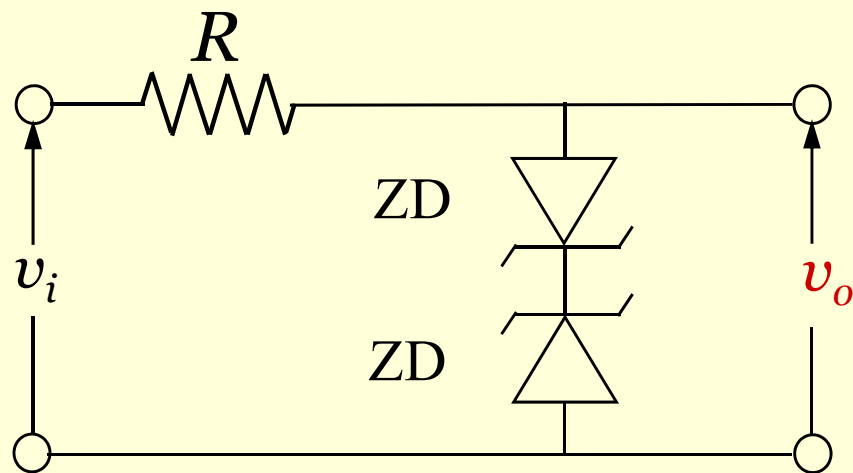
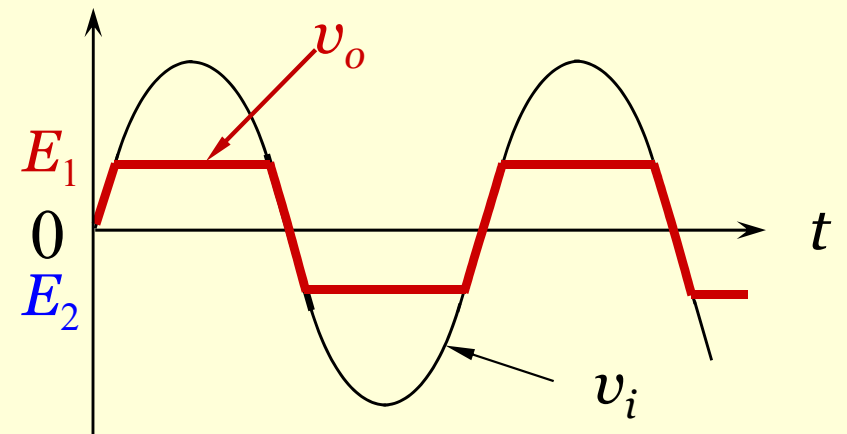


逆方向クリッパ

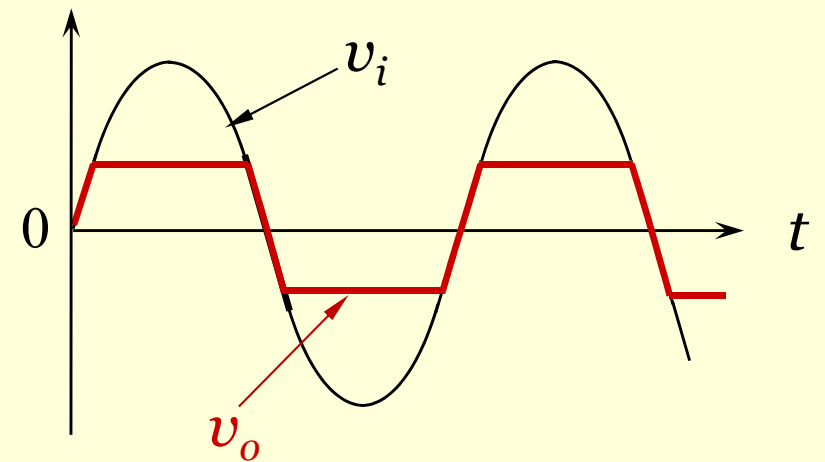
波形整形回路(リミッタ回路)



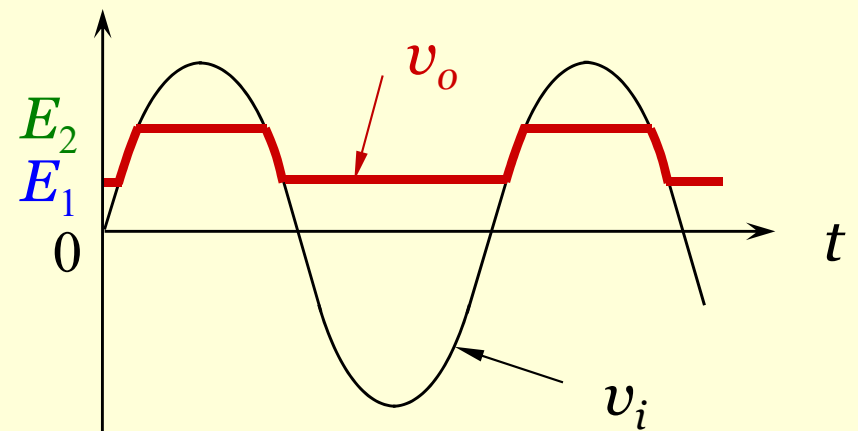
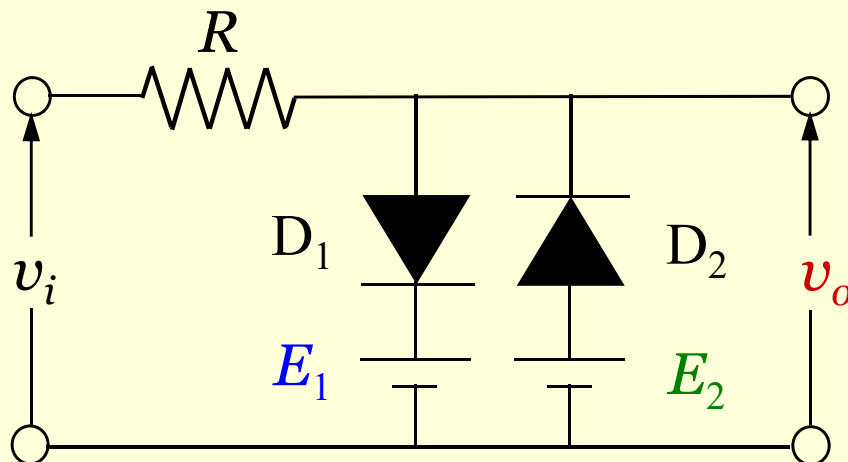
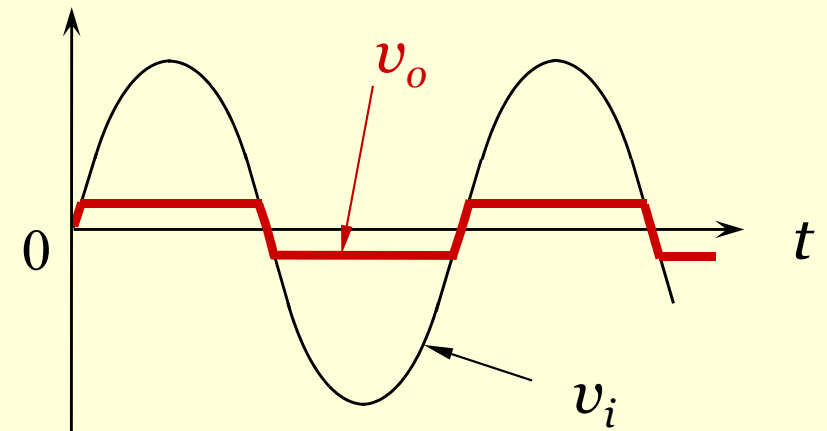
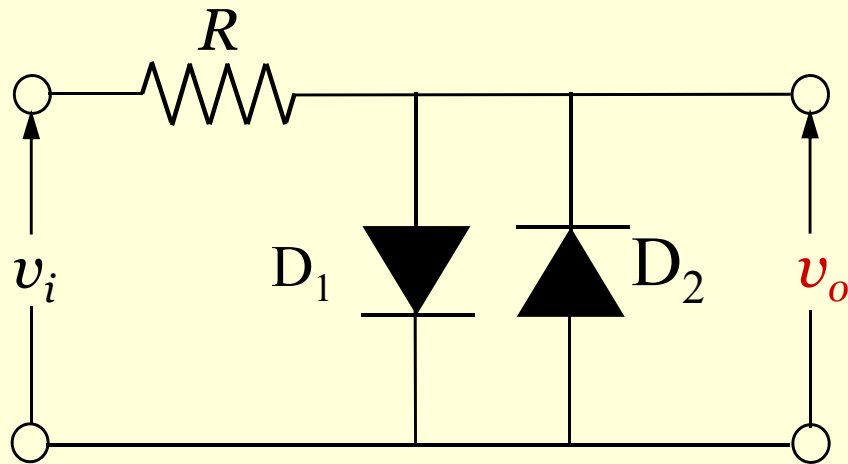
ダイオードリミッタ



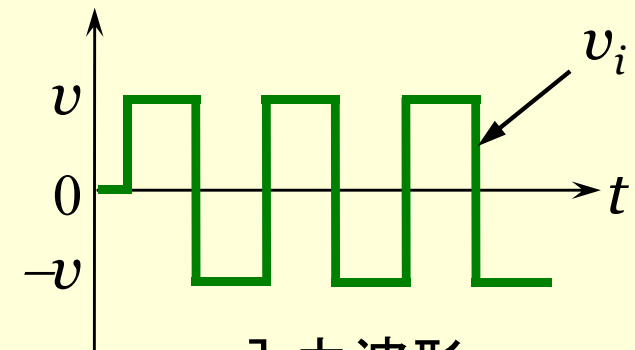
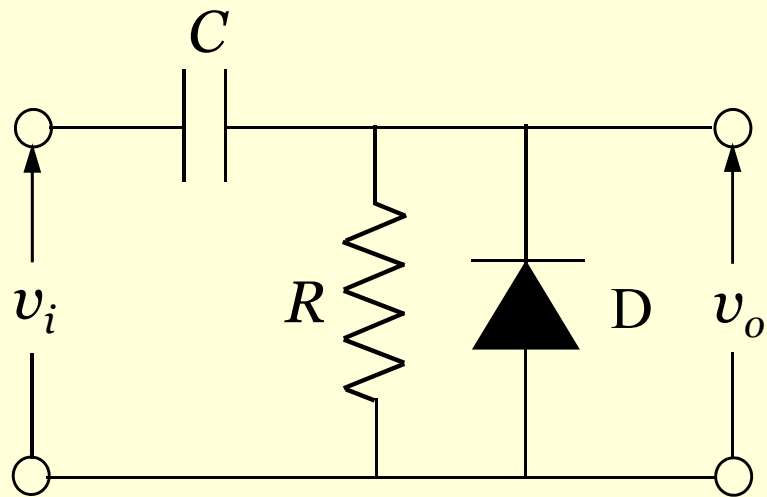
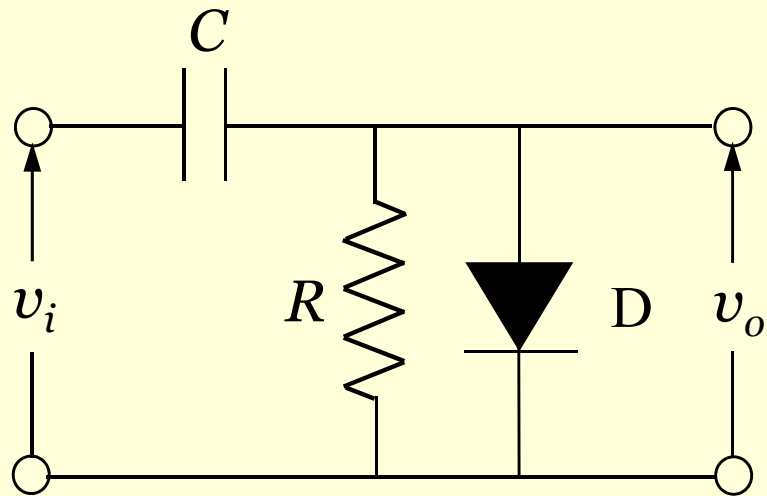
ツェナダイオードリミッタ



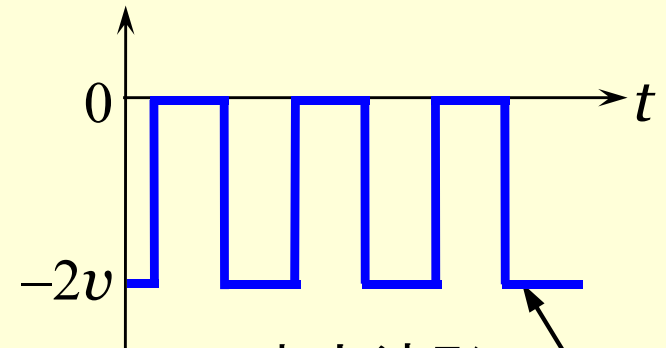
波形整形回路(ダイオードスライサ)



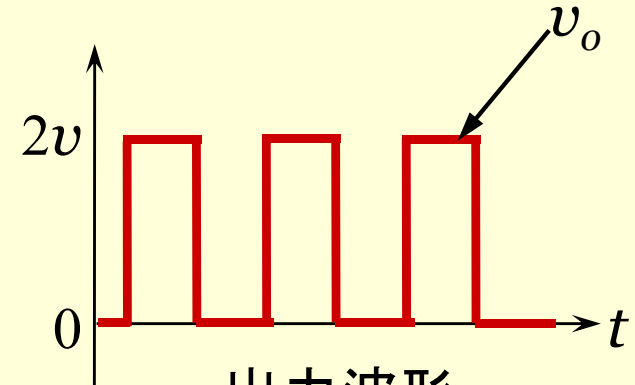
波形整形回路(クランパ)



入力波形

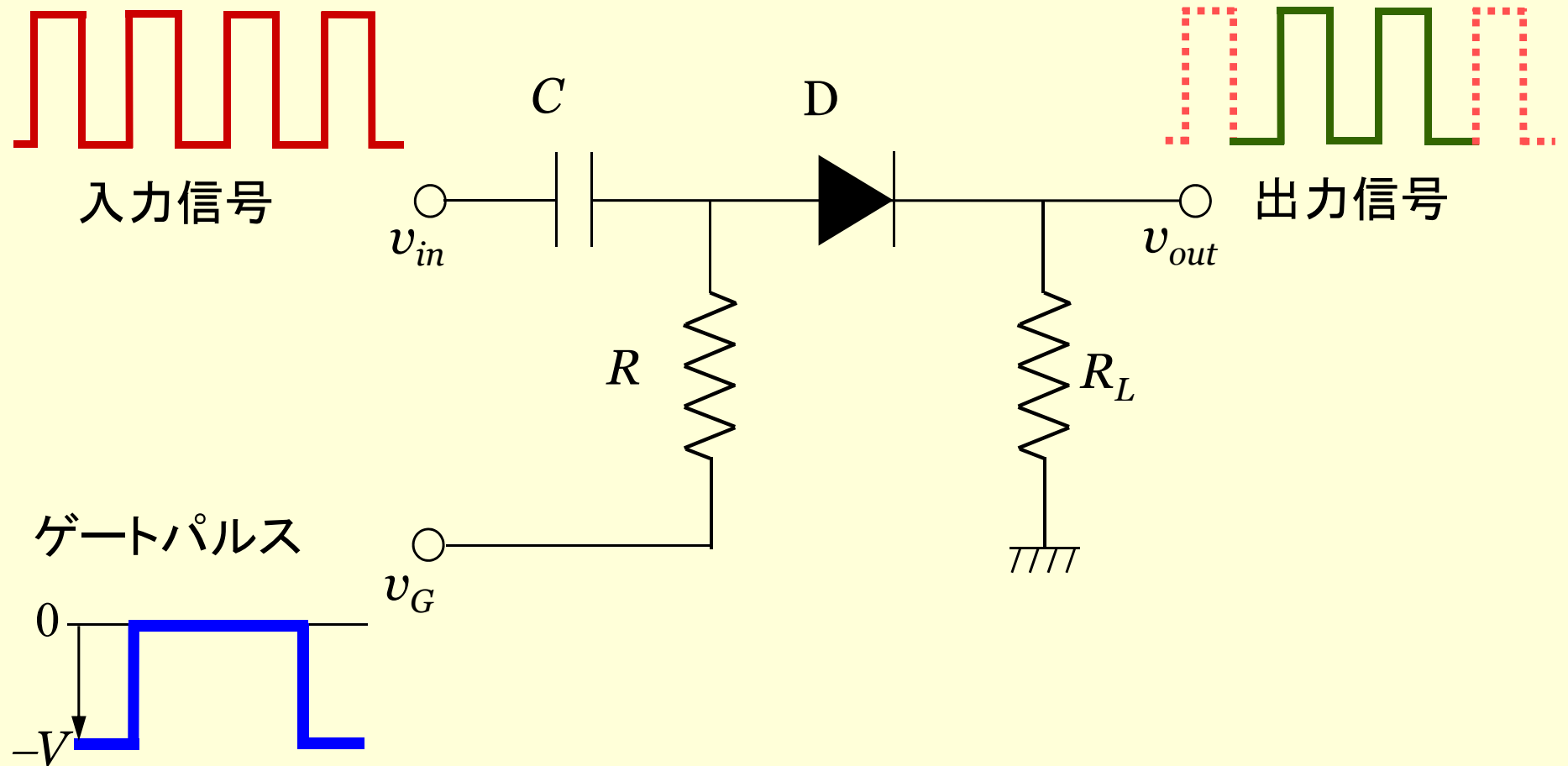


出力波形



出力波形

ゲート回路



ブートストラップ回路

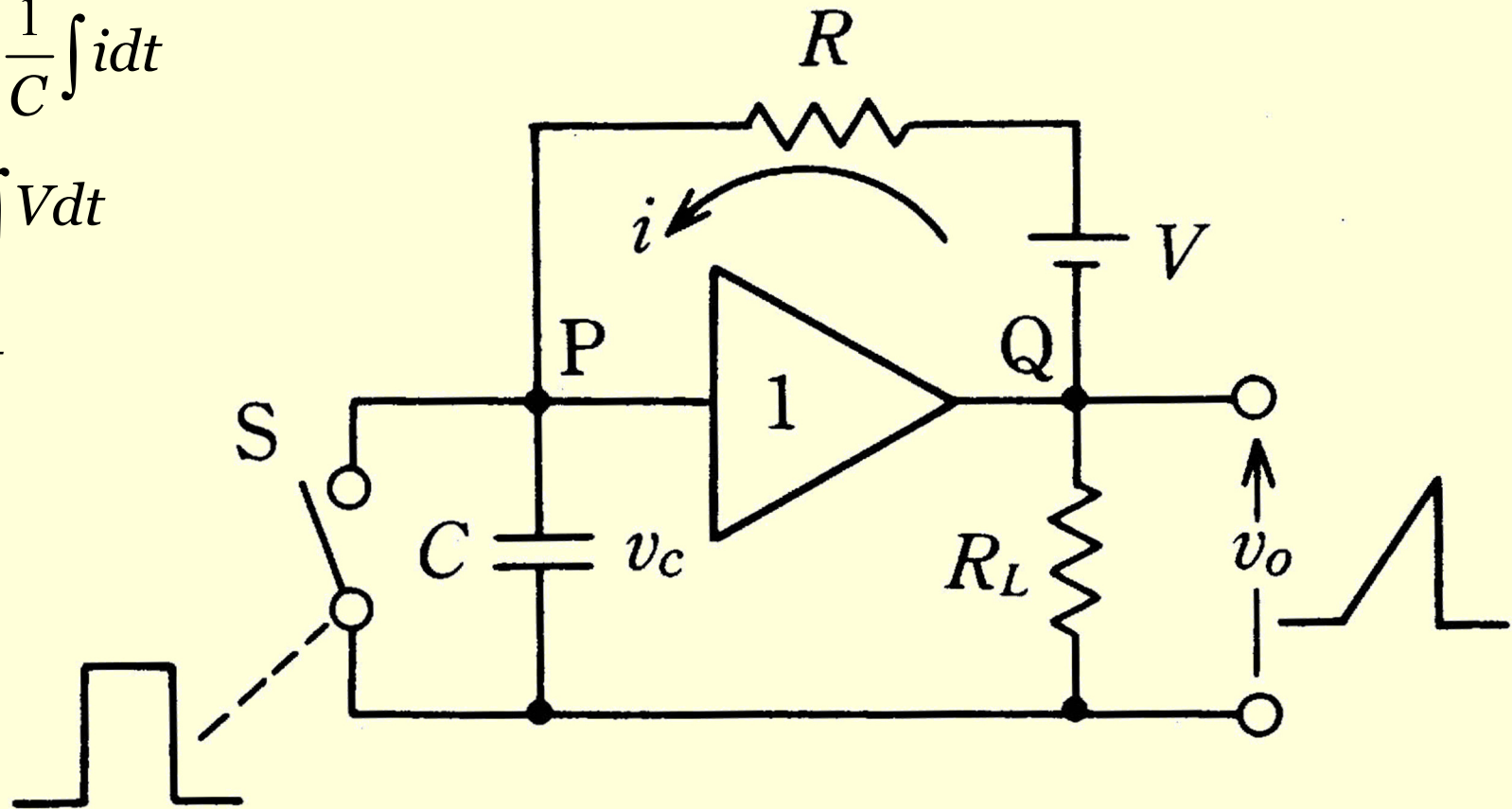
利得 $A \sim 1$ の非反転増幅器とCR回路で構成され、正帰還がかかっている。
(注:ミラー積分は負帰還) 出力電圧 v_o はコンデンサ C の端子電圧と等しいのでP点とQ点は等電位になり、 $V - Ri = 0$ 、すなわち $V = Ri$ となる。 $t = 0$ でスイッチ S を開くと C には電流にによる充電が行われ、 $v_c (= v_o)$ は、

$$v_c = v_o = \frac{1}{C} \int i dt$$

$$= \frac{1}{CR} \int V dt$$

$$= \frac{V}{CR} t$$

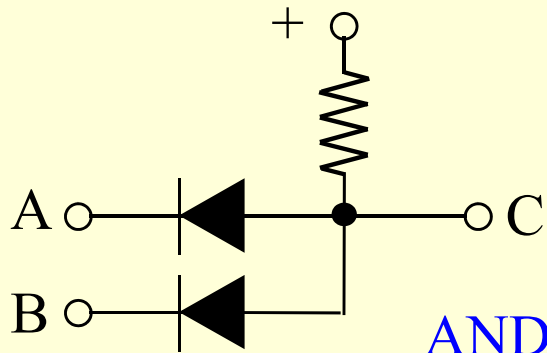
となる。



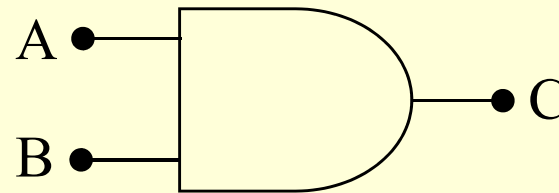
論理回路

論理回路とはブール代数(デジタル回路ではHとL、1と0を表す)の演算を行う回路をさす。

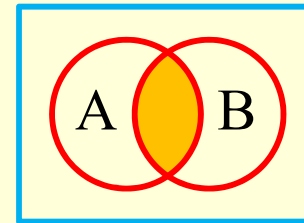
論理回路(AND、OR、NOT)



AND回路



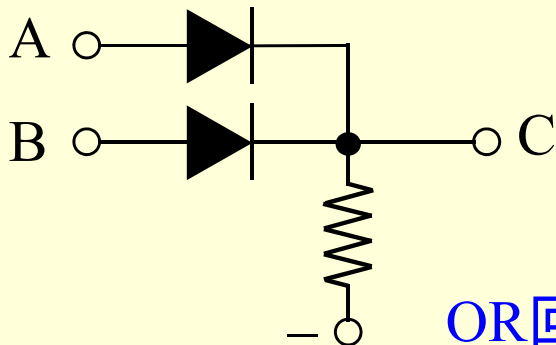
記号



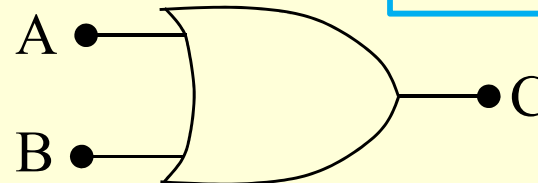
真理値表

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

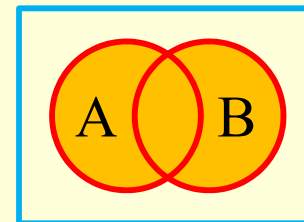
$$C = A \cdot B$$



OR回路



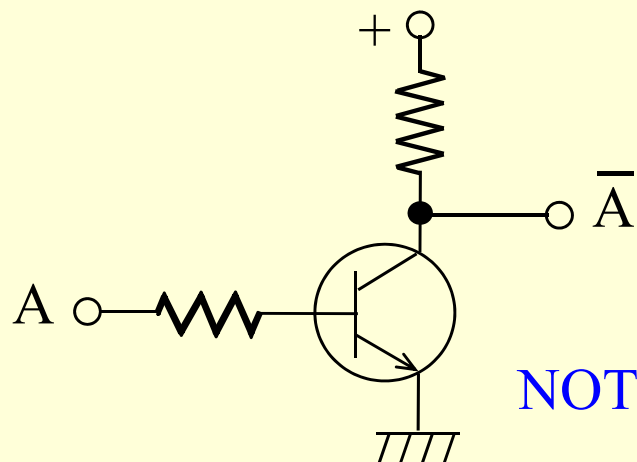
記号



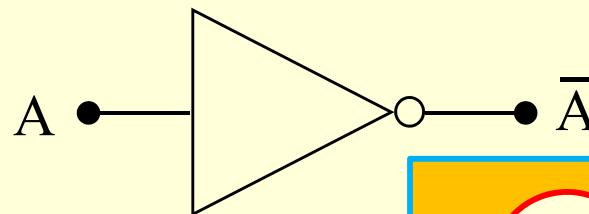
真理値表

A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

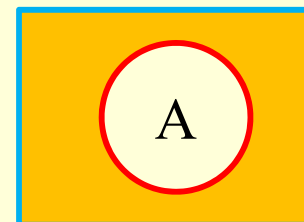
$$C = A + B$$



NOT回路



記号

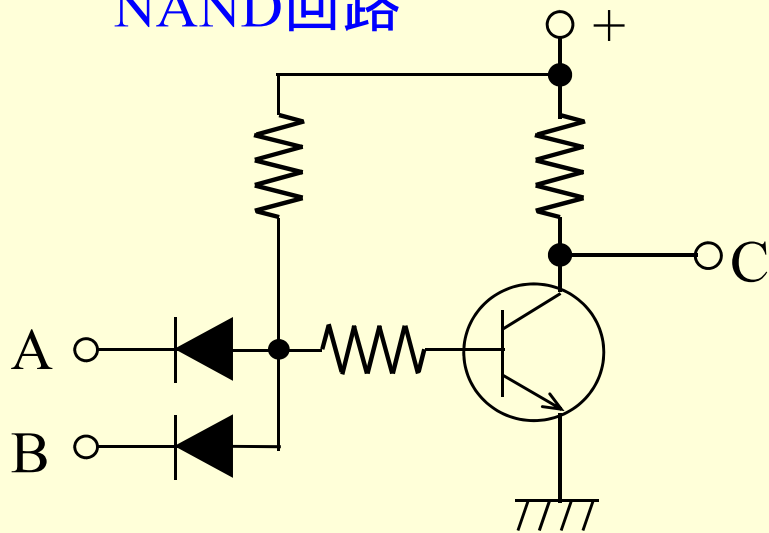


真理値表

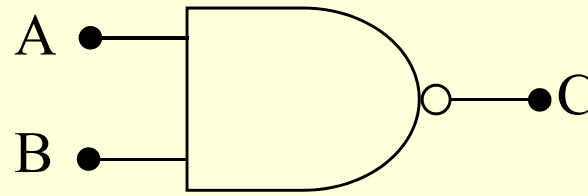
A	$\bar{A}$
0	1
1	0

論理回路(NAND、NOR)

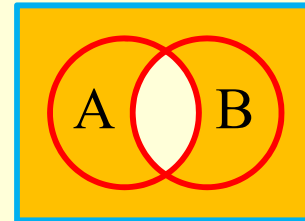
NAND回路



not (A and B)



記号

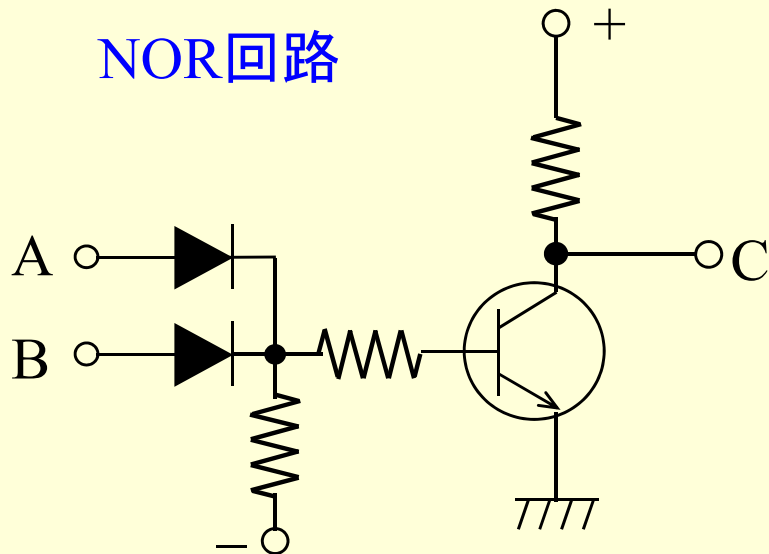


真理値表

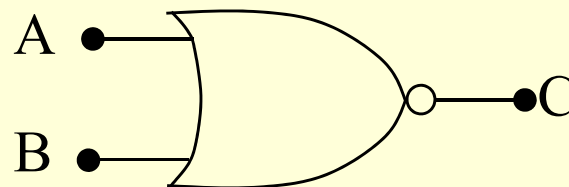
A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

$$C = \overline{A \cdot B}$$

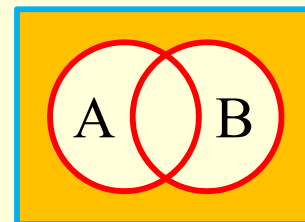
NOR回路



not (A or B)



記号

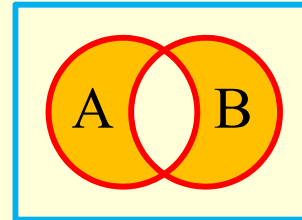
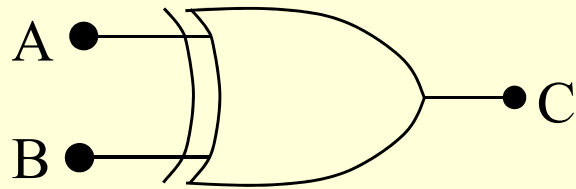


真理値表

A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

$$C = \overline{A + B}$$

論理回路(その他)

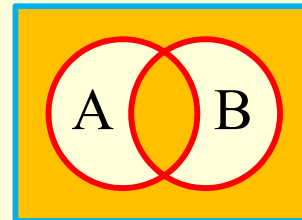
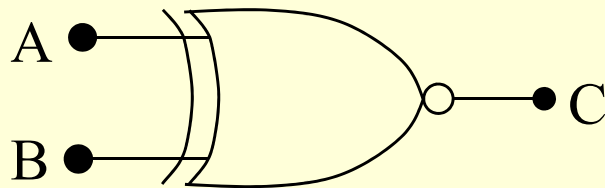


XOR: 排他的和 (Exclusive OR)

真理値表

A	B	C
0	0	0
0	1	1
1	0	1
1	1	0

$$A \oplus B = C \quad \overline{A} \cdot B = A \cdot \overline{B}$$

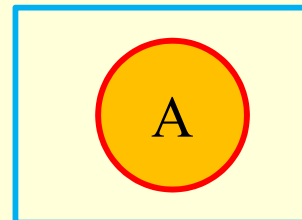
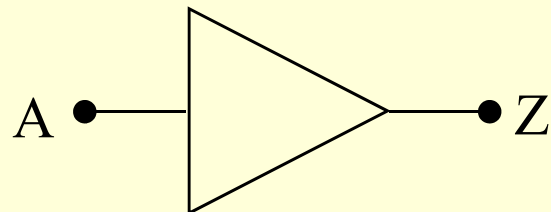


XNOR: Exclusive NOR

真理値表

A	B	C
0	0	1
0	1	0
1	0	0
1	1	1

$$\overline{A} + B = A + \overline{B}$$



Aそのもの

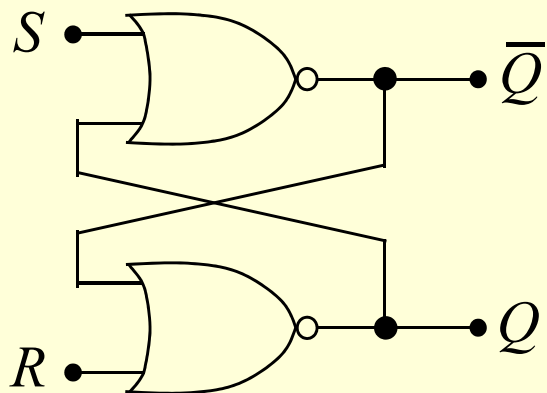
真理値表

A	Z
0	0
1	1

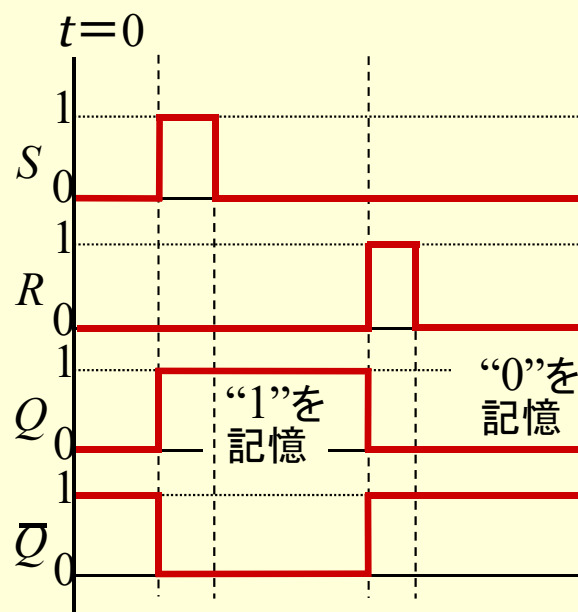
$$A = Z$$

順序回路

RS-フリップフロップ

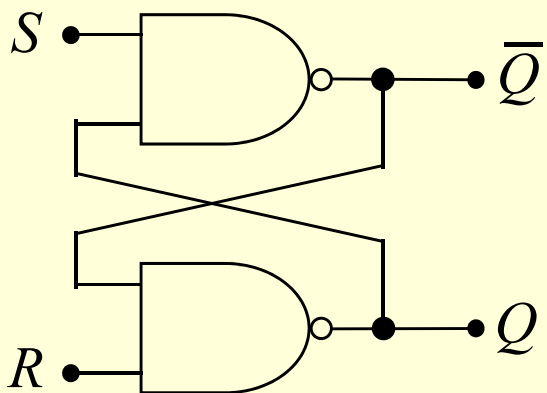


NOR回路によるRS-FlipFlop

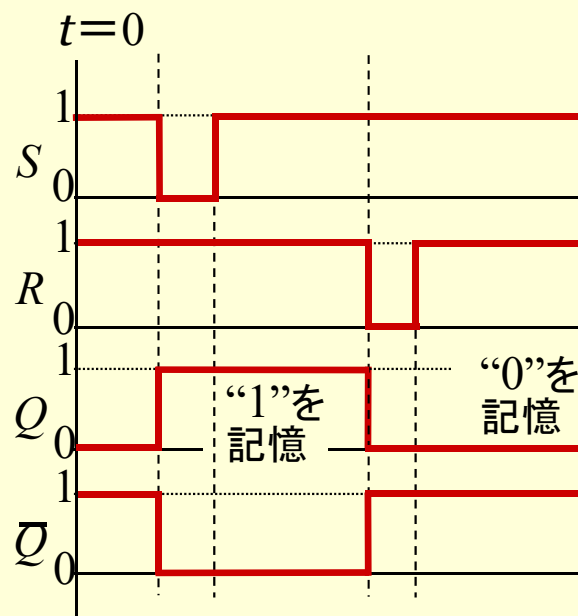


S	R	Q
0	0	記憶
0	1	0
1	0	1
1	1	不定

$S=“1”$ で Q は“1”、 $\bar{Q}$ は“0”。次に R が加えられて“1”になると Q は“0”、 $\bar{Q}$ は“1”。



NAND回路によるRS-FlipFlop

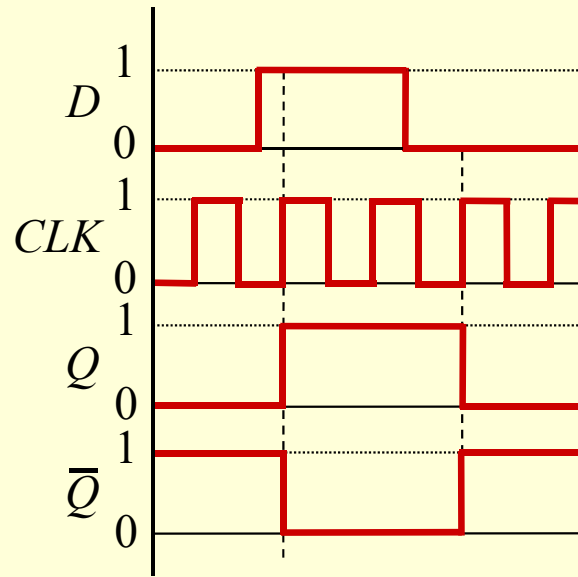
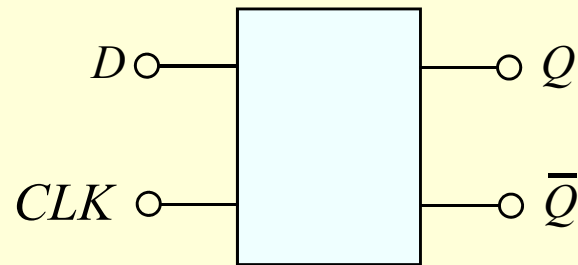


S	R	Q
0	0	不定
0	1	1
1	0	0
1	1	記憶

$S=“0”$ で Q は“1”、 $\bar{Q}$ は“0”。次にreset入力 R が“0”になると Q は“0”、 $\bar{Q}$ は“1”。

D-フリップフロップ、JK-フリップフロップ

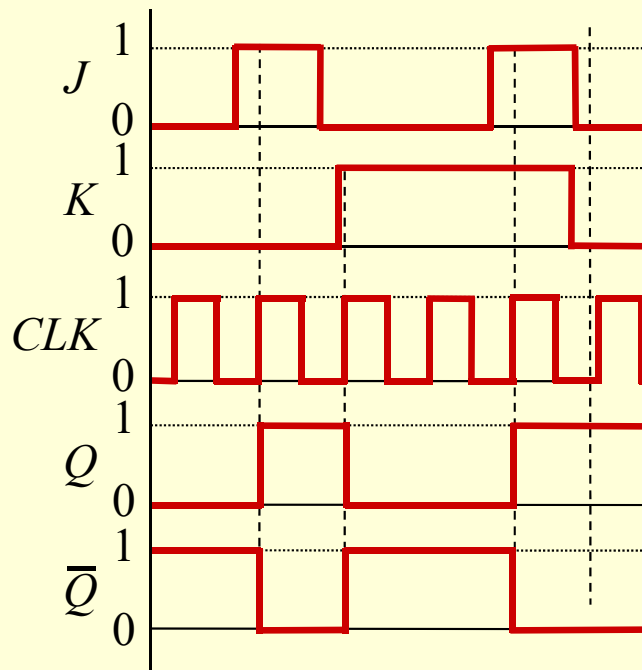
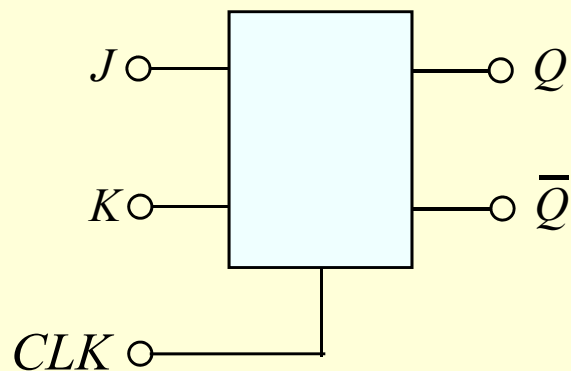
D-フリップフロップ



S	CLR	Q
0	0	0
1	1	0
0	1(立上)	0
1	1(立上)	0

D はデータを意味し、 CLK はクロック入力である。 CLK の立上がった時のデータが通過し、データの切れた最初の CLK でOFF。

JK-フリップフロップ



J	K	Q
0	0	記憶
0	1	0
1	0	1
1	1	反転

JKフリップフロップでは J が“1”で K が“0”のとき Q は“1”で、 J 、 K が逆のときは Q が“0”。 J 、 K ともに“1”のとき、出力 Q が前の状態と反転する。 Q が“1”のときは“0”、“0”のときは“1”。

カウンタ回路

カウンタは、数を数える機能をもつ順序回路で、入出力が“0” “1”の2値をとる。順序回路等を用いて普通に1、2、3・・・と数えることができないので、10進数を2進数に変換する。

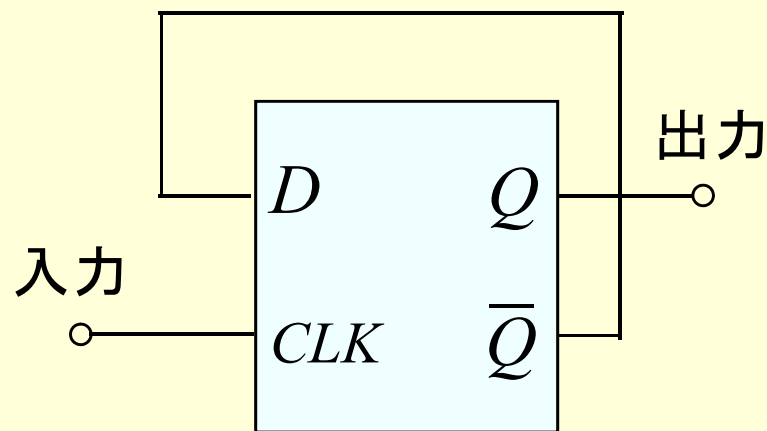
1桁は2進数の情報の単位: **ビット** (bit、binary、digit)

8ビットの情報は8桁の2進数で表される情報: **1バイト**

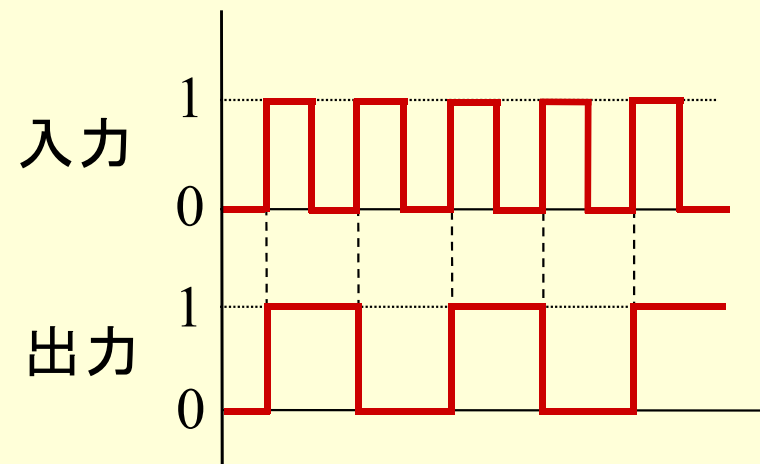
10進数の“365”は $3 \times 10^2 + 6 \times 10 + 5$ を表している。一方、2進数の“10010011”は10進数の“147”を表している。

$$1 \times 2^7 + 0 \times 2^6 + 0 \times 2^5 + 1 \times 2^4 + 0 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = 147$$

1ビットの2進カウンタ回路(a)とタイムチャート(b)は図のようになる。

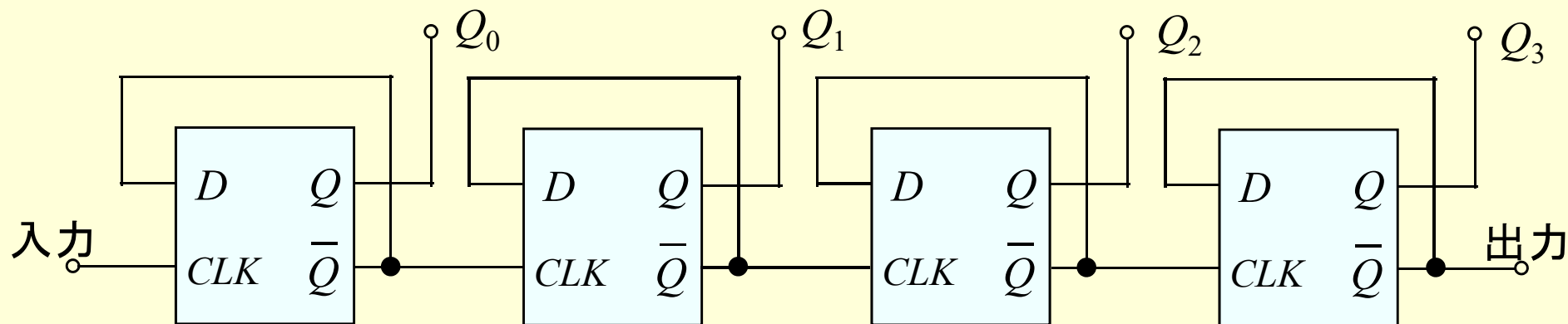


(a) 回路構成

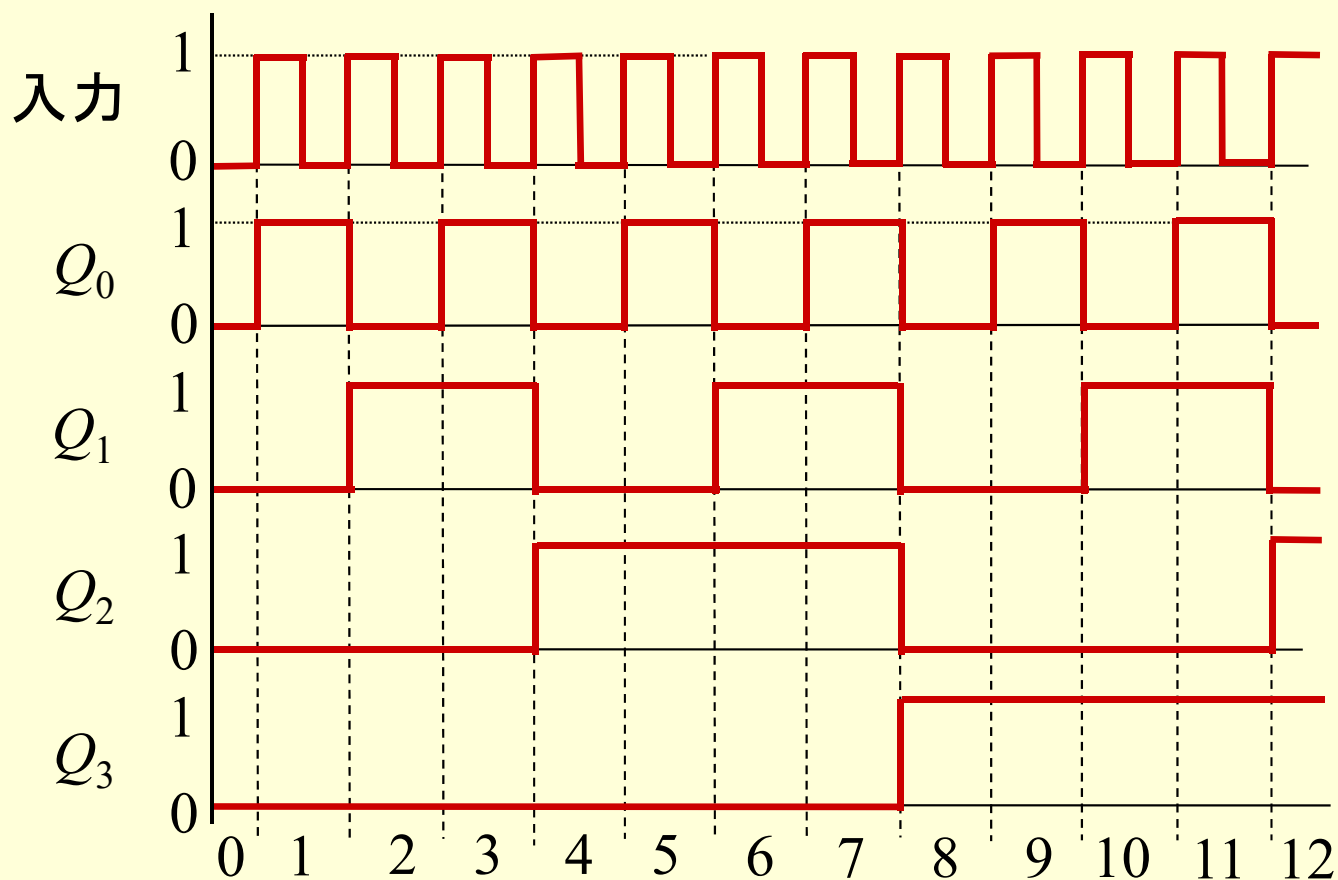


(b) タイムチャート

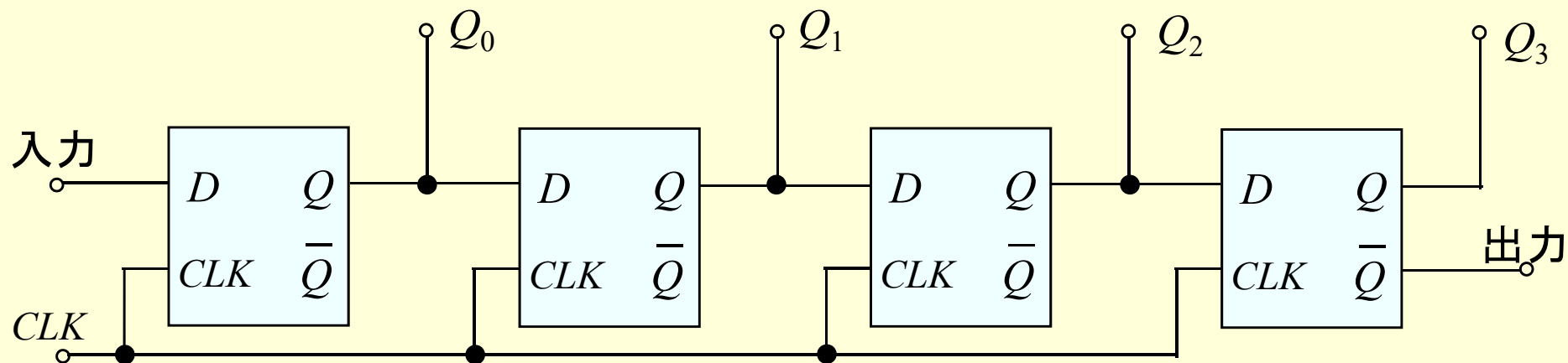
4bitカウンタ回路



1bitの2進カウンタ回路を4個接続すると、4bitのカウンタを構成することができる。この回路は0～15までの数を数えることができる。



シフトレジスタ



クロックが入力されるごとに、データが1bitだけ左右にシフトする回路をシフトレジスタという。レジスタ回路はデータを一時的に記憶する回路で、1bitのレジスタは1個のフリップフロップで構成でき、 n 個のフリップフロップを並べると n bitのレジスタが構成できる。

